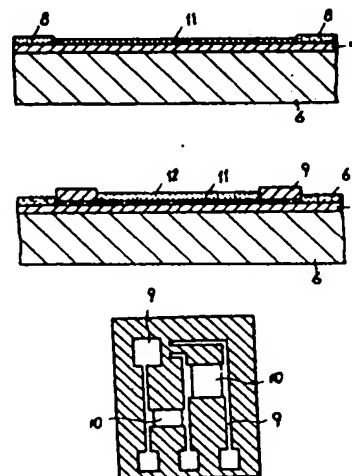


(54) HYBRID INTEGRATED CIRCUIT

(11) 57-23256 (A) (43) 6.2.1982 (19) JP
(21) Appl. No. 55-70556 (22) 26.5.1980
(71) SANYO DENKI K.K.(1) (72) AKIRA KAZAMI
(51) Int. Cl. H01L27/01/H01C17/06

PURPOSE: To prevent disconnection of a resistor and increase productivity, by forming a certain thickness of an Ni-plated layer in a region to form conductive paths and resistors on a substrate so that a desired resistance value can be obtained, and by accumulating a conductive layer on the plated layer, with a resistor region marked.

CONSTITUTION: An insulating layer 7 is provided on an Al substrate 6 by anode oxidation, for example, in a manufacturing process to provide Ni-resistors 10 between conductive paths 9 on a circuit board. A resist layer 8 is formed in other region than the conductive paths 9 and the resistors 10 on the insulating layer 7. Next, after an Ni-plated layer 11 is formed in a designated thickness by nonelectrolytic plating, a resist layer 12 is formed on a plated layer on the resistance 10 region, and the conductive paths 9 are formed by nonelectrolytic plating of Ni or Cu. Next, the resist layers 8 and 12 are removed, and the resistors 10 are completed with connection to the conductive paths 9. This eliminates an end gap of the resistors 10 and prevents disconnection in thinning the Ni-layer 11. In addition, the process can be simplified because any copper foil or the like is not used for the conductive paths.



257/537

THIS PAGE BLANK (USPTO)

⑨ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭57-23256

⑬ Int. Cl.³

識別記号

庁内整理番号

⑭ 公開 昭和57年(1982)2月6日

H 01 L 27.01

6370-5F

H 01 C 17.06

6730-5E

発明の数 1

審査請求 未請求

(全 3 頁)

⑮ 混成集積回路

⑯ 出 願 人 三洋電機株式会社

守口市京阪本通2丁目18番地

⑰ 特 願 昭55-70556

⑯ 出 願 人 東京三洋電機株式会社

⑱ 出 願 昭55(1980)5月26日

群馬県邑楽郡大泉町大字坂田18

⑲ 発 明 者 風見明

0番地

群馬県邑楽郡大泉町大字坂田18

⑳ 代 理 人 弁理士 佐野静夫

0番地東京三洋電機株式会社内

明 細 書

1. 発明の名称 混成集積回路

2. 特許請求の範囲

1. 混成集積回路基板の一主面に導電路が形成され、所定の導電路間に抵抗体が形成されて成る混成集積回路に於いて、前記混成集積回路基板上の導電路及び抵抗体が形成されるべき部分にニッケルメッキ層を前記抵抗体と所定の抵抗値となる厚さに形成し、前記抵抗体となる部分を除いた前記ニッケルメッキ層上に導体を積層し導電路を形成したことを特徴とする混成集積回路。

8. 発明の詳細な説明

本発明は混成集積回路に関し、特に混成集積回路基板上に形成される抵抗体をニッケルメッキに依って形成した混成集積回路に関する。

一般に混成集積回路基板にはセラミックあるいは熱伝導性の良い金属、例えばアルミニウム、が用いられ、基板上の所定の導電路間にはカーボン粒子の混入されたペーストを印刷することによって抵抗体が形成される。しかしカーボンを用いた

抵抗体では数オーム以下の抵抗体を作るのが困難であったが、この点を改良して抵抗体をニッケルメッキで形成する技術が開発された。

第1図は金属基板上にニッケルメッキに依って抵抗体を形成したものである。金属基板(1)はアルミニウムが用いられ、アルミニウムの表面を腐蝕酸化することによって酸化アルミニウムの絶縁薄膜(2)を形成し、この絶縁薄膜(2)上に絶縁を兼ねる樹脂(3)で樹脂を塗布し、塩化第2鉄等のエッチング液に依って樹脂を除去し所望のパターンに導電路(4)を形成する。導電路(4)上の一部には半導体素子(図示せず)等が固着され、更に所定の導電路(4)間には一部を重畳して抵抗体(5)がニッケルメッキに依って形成されている。しかし抵抗体(5)の抵抗値を高くするためにはニッケルメッキの厚さを非常に薄くしなければならないため、導電路(4)と重畳する部分に生じる段差に依って断線する危険を有していた。また導電路(4)は抵抗体(5)の形成前に設けられるために抵抗体(5)に段差が生じるのであり、更に導電路(4)は金属基板(1)上の一面に設け

られた銅箔をエッチング除去して形成するため、その工程数が多くなり生産性の向上に大きな障害となっていた。

本発明は上述した点に鑑みて為されたものであり、従来の欠点を完全に除去した混成集積回路を提供するものである。以下図面を参照して本発明を詳細に説明する。

第2図A、B、Cは本発明の実施例を示す工程別断面図であり、(6)は金属基板、(7)は絶縁層である。金属基板(6)は熱伝導性の良いアルミニウムから成り、金属基板(6)の一方の面には絶縁層(7)が形成されている。絶縁層(7)は金属基板(6)の表面を陽極酸化して絶縁物である酸化アルミニウムを設けものである。

第2図Aに於いて、絶縁層(7)上の所定部分にレジスト(8)を塗布する。例えば第3図に示される破断パターンを得る場合には、レジスト(8)は導電路(9)及び抵抗体(10)が形成されるべき部分を除いた斜線で示される絶縁層(7)上にスクリーン印刷等によって塗布される。次にレジスト(8)の塗布され

ない絶縁層(7)上にニッケルメッキ層(11)を形成する。ニッケルメッキ層(11)は硫化ニッケル及び次亜リン酸ソーダ等から成る無電解ニッケルメッキ液に金属基板(6)を浸すことに依ってニッケルがレジスト(8)の塗布されていない絶縁層(7)上に析出して得られる。このニッケルメッキ層(11)の厚さは無電解ニッケルメッキ液の温度、濃度及び時間によって制御され、これらを適当に設定することに依り、抵抗体(10)の抵抗値が所定の値となる厚さにニッケルメッキ層(11)を形成する。

次に図Bに於いて、ニッケルメッキ層(11)上の一部にレジスト(8)を塗布する。即ち第3図に依ればレジスト(8)は点線で示された抵抗体(10)を被覆して塗布されるものであり、導電路(9)にのみニッケルメッキ層(11)は露出される。この露出したニッケルメッキ層(11)上にニッケルあるいは銅に依って導電路(9)を形成する。導電路(9)をニッケルで形成する場合には前述と同様に無電解ニッケルメッキ液に浸し、十分な厚さにニッケルを析出させ抵抗をほとんど無視できるまでにする。また銅で形

5

成する場合には無電解銅メッキ液に金属基板(6)を浸し露出したニッケルメッキ層(11)上に銅を十分な厚さに析出させる。ニッケルあるいは銅のいずれに於いても下地となるニッケルメッキ層(11)のニッケルが自触媒作用を有するたのニッケルあるいは銅が析出しやすく、また形成された導電路(9)との固着性が強固となるのである。

第2図Cに於いて、絶縁層(7)及びニッケルメッキ層(11)上に塗布されたレジスト(8)(12)をトリクレン等の溶剤で除去し、更に表面をブラッシングすることによってニッケルメッキ層(11)及び導電路(9)の端部のバリを除去し、第2図Cに示される構造を得る。従って抵抗体(10)は最初の工程でニッケルメッキ層(11)に依って形成され、導電路(9)はニッケルメッキ層(11)上に無電解メッキに依って形成されるたの、抵抗体(10)は段部を生じることなく形成される。

上述の如く本発明に依れば抵抗体を形成するニッケルメッキ層を導電路の形成される基板上にも設け、ニッケルメッキ層上に導電路を無電解メツ

6

キに依って形成することに依り、抵抗体に段部が形成されず断線が全く無くなると共に導電路を形成するための銅箔のエッチング工程が無くなり工産性が大幅に減少し生産性が向上するものである。本発明の実施例ではアルミニウムの金属基板を用いたが、混成集積回路基板は金属に限らずセラミック等を用いても同様の効果を奏するものである。

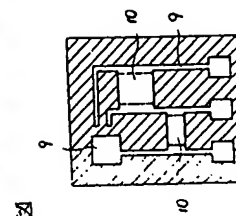
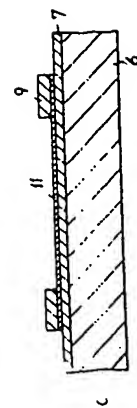
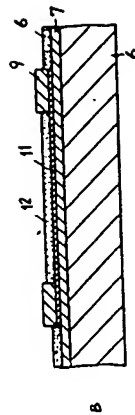
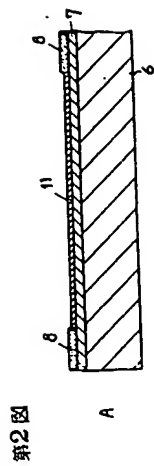
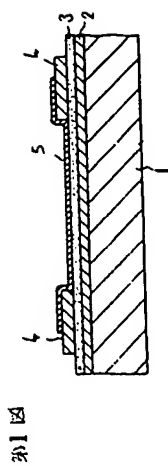
4. 図面の簡単な説明

第1図は従来例を示す混成集積回路の一部断面図、第2図A、B、Cは本発明の実施例を示す工程別断面図、第3図は第2図A、B、Cに示された実施例に依って作られるパターン図である。

(6)…金属基板、(7)…絶縁層、(8)…レジスト、(9)…導電路、(10)…抵抗体、(11)…ニッケルメッキ層、(12)…レジスト。

出願人 三井電機株式会社 外1名

代理人 弁理士 佐野 静 天



THIS PAGE BLANK (USPTO)